



UNIÓN EUROPEA
Fondo Europeo de
Desarrollo Regional (FEDER)
Una manera de hacer Europa

Fecha del CVA



Parte A. DATOS

PERSONALES

Nombre y apellidos	MARIA CARMEN BAENA OLIVA		
Núm. identificación del investigador	Researcher ID	J-9742-2018	
	Código Orcid	0000-0002-5162-6017	

A.1. Situación profesional actual

Organismo	Universidad de Sevilla		
Dpto./Centro	Tecnología Electrónica		
Dirección	Sevilla, Andalucía, España		
Teléfono	954552785	Correo electrónico	cbaena@us.es
Categoría profesional	Titular de Universidad	Fecha inicio	2012
Espec. cód. UNESCO	3307 (-93/-03) y 3304 (-16/-06/-03)		
Palabras clave	ASIC, Digital, Altas prestaciones, circuitos cifradores y aritméticos		

A.2. Formación académica (título, institución, fecha)

Licenciatura/Grado/Doctorado	Universidad	Año
Doctor. Física	UNIVERSIDAD DE SEVILLA	2012
Licenciada en Física	UNIVERSIDAD DE SEVILLA	1990

A.3. Indicadores generales de calidad de la producción científica

- Sexenios de investigación: 1
- Citas totales: 106 (Google Scholar)
- Índice h: 6 (Google Scholar)

Parte B. RESUMEN LIBRE DEL CURRÍCULUM (máximo 3500 caracteres, incluyendo espacios en blanco)

Miembro de la Universidad de Sevilla (US), investigadora adscrita al IMSE (CNM/CSIC) y miembro del grupo (Junta de Andalucía) TIC 180: Diseño de Circuitos Integrados Digitales y Mixtos, desde 1990 hasta hoy.

Mi trayectoria científica está ligada a la US en el Departamento de Tecnología Electrónica como Ayudante EU (1990-1992), Profesor Asociado (1992-1997), Titular de Escuela Universitaria (1997-2012) y Titular de Universidad. (2012-hoy).

Esta trayectoria se ha centrado en Electrónica digital, diseño microelectrónico CMOS VLSI. Más concretamente, en el diseño para baja potencia, en la medida de la actividad de conmutación y en el diseño para reducir dicha actividad. Fruto de este trabajo surgió mi tesis doctoral (Estimación de la actividad de conmutación en circuitos digitales CMOS VLSI). Asimismo, también desarrollo mi tarea investigadora en el campo de aplicaciones digitales aritméticas y de cifrado, como se refleja en algunas de mis publicaciones y en la participación en proyectos de investigación de los últimos años.

Por otro lado, en el ámbito docente, he tenido una dedicación continuada desde 1990 hasta hoy en actividades docentes en las titulaciones de Ingeniería Técnica Industrial e Ingeniería y Grado de Ingeniería Informática. Además he participado en varios proyectos de Innovación docente de la Universidad de Sevilla y parte de mi labor científica está dedicada a publicaciones relativas a la Electrónica aplicada a la enseñanza.

Parte C. MÉRITOS MÁS RELEVANTES (ordenados por tipología)

C.1. Publicaciones

1. Libros:

C. Baena, M.P. Parra, M. Bellido, A. Molina y M. Valencia. 1997. "Problemas de Circuitos y Sistemas Digitales" ISBN: 84-481-0966-X. Editorial McGraw-Hill Interamericana.

2. Capítulo de Libro:



UNIÓN EUROPEA
Fondo Europeo de
Desarrollo Regional (FEDER)
Una manera de hacer Europa

C. Baena, and M. Valencia. 2006. "Accurate Measurement of the Switching Activity". Logic-Timing Simulation and Degradation Delay Model (ISBN 1-86094-589-9) Editorial: Imperial College Press. Capítulo 8, Págs.: 227- 250.

C. Baena, J. Juan-Chico, M.J. Bellido-Díaz, P. Ruiz-de-Clavijo, C.J. Jiménez, and M. Valencia-Barrero; 2002. "Measurement of the Switching Activity of CMOS Digital Circuits at the gate level". Lecture Notes in Computer Science Advances in Artificial Intelligence ISSN: 0302-9743. Vol. 2451. Págs.: 353-362. DOI: 10.1007/3-540-45716-X_35.

R. Domínguez, S. Espejo-Meana, A. Rodríguez-Vázquez, C. Baena, and M. Valencia. 1999. "Summing Circuits", John Wiley&Sons, Inc. (ISBN: 0-471-13946-7). Volumen: 20 Págs.: 633- 645.

Baena-Oliva, Maria Carmen; et al. 2009. "Aplicación de técnicas de evaluación continua en grupos numerosos de alumnos. Experiencia de innovación universitaria (i) (ISBN 978-84-86849-70-2). Curso 2006-2007. Instituto de Ciencias de la educación de la Universidad de Sevilla. Págs: 351-365.

3. Artículos y Comunicaciones en Congresos:

F. E. Potestad-Ordóñez; C. J. Jiménez-Fernández; A. Gallardo-Soto; M. Valencia-Barrero; C. Baena-Oliva; P. Parra-Fernández; E. Tena-Sánchez, "ICs tester design and its effect on application in electronics laboratories," 2022 Congreso de Tecnología, Aprendizaje y Enseñanza de la Electrónica (XV Technologies Applied to Electronics Teaching Conference), 2022, pp. 1-4, doi: 10.1109/TAAE54169.2022.9840565.

Potestad-Ordóñez FE, Valencia-Barrero M, Baena-Oliva C, Parra-Fernández P, Jiménez-Fernández CJ. Breaking Trivium Stream Cipher Implemented in ASIC Using Experimental Attacks and DFA. Sensors. 2020; 20(23):6909. <https://doi.org/10.3390/s20236909>

C. J. Jiménez-Fernández, C. B. Oliva, P. P. Fernández, F. E. Potestad-Ordóñez and M. Valencia-Barrero, "An Academic Approach to FPGA Design Based on a Distance Meter Circuit," in IEEE Revista Iberoamericana de Tecnologías del Aprendizaje, vol. 15, no. 3, pp. 123-128, Aug. 2020, doi: 10.1109/RITA.2020.3008343.

C. J. Jiménez-Fernández, C. B. Oliva, P. P. Fernández, A. G. Soto, F. E. P. Ordóñez and M. V. Barrero, "Learning VHDL through teamwork FPGA game design," 2020 XIV Technologies Applied to Electronics Teaching Conference (TAAE), 2020, pp. 1-5, doi: 10.1109/TAAE46915.2020.9163756.

C. J. Jiménez-Fernández, C. B. Oliva, P. P. Fernández, et al., "Teaching based on proposed by students designs: a case study," 2022 Congreso de Tecnología, Aprendizaje y Enseñanza de la Electrónica (XV Technologies Applied to Electronics Teaching Conference), 2022, pp. 1-5, doi: 10.1109/TAAE54169.

Potestad-Ordóñez, F.E., Jiménez-Fernández, C.J., Baena-Oliva, C., Parra-Fernández, P., Valencia-Barrero, M. "Floorplanning as a practical countermeasure against clock fault attack in Trivium stream cipher", XXXIII CONFERENCE ON DESIGN OF CIRCUITS AND INTEGRATED SYSTEMS (DCIS-2018) Lyon, France, November 14-16, 2018. En IEEE Xplore. <https://ieeexplore.ieee.org/document/8681467>. DOI: 10.1109/DCIS.2018.8681467. INSPEC Accession Number: 18579772.

Carlos J. Jiménez-Fernández; Pilar Parra; Carmen Baena; Eugenio Potestad; Manuel Valencia "FPGA design example for maximum operating frequency measurements" Actas del XIII Congreso de Tecnologías, Aprendizaje y Enseñanza de la Electrónica, TAAE 2018, La Laguna, 20-22 junio de 2018. DOI: 10.1109/TAAE.2018.8476046

Carlos J. Jiménez-Fernández; Pilar Parra; Carmen Baena; Eugenio Potestad; Manuel Valencia "Distance measurement as a practical example of FPGA design" Actas del XIII Congreso de Tecnologías, Aprendizaje y Enseñanza de la Electrónica, TAAE 2018, La Laguna, 20-22 junio de 2018. DOI: 10.1109/TAAE.2018.8476143



UNIÓN EUROPEA
Fondo Europeo de
Desarrollo Regional (FEDER)
Una manera de hacer Europa

C. J. Jiménez Fernández, A. Alberto López Hinojo, C. Baena Oliva, P. Parra Fernández and M. Valencia Barrero; 2016. "Educational applications of a pico-processor design". Congreso Tecnologías Aplicadas a la Enseñanza de la Electrónica (Tae 2016). DOI: 10.1109/TAAE.2016.7528250, Electronic ISBN: 978-1-5090-2264-9.

C. J. Jiménez Fernández, P. Parra Fernández, C. Baena Oliva and M. Valencia Barrero; 2016. "Creating helping posters for electronic labs". Congreso Tecnologías Aplicadas a la Enseñanza de la Electrónica (Tae 2016). DOI: 10.1109/TAAE.2016.7528249, Electronic ISBN: 978-1-5090-2264-9.

Jiménez-Fernández, Carlos Jesús; Baena-Oliva, Carmen; Valencia-Barrero, Manuel Fernández Juan M. y Moreno Alejandro. 2014. "A message transmission system with lightweight encryption as a project in a Master subject ". Congreso Tecnologías Aplicadas a la Enseñanza de la Electrónica (Tae 2014). pp.: 573-578. Bilbao, España.

Romero-Tertero, María del Carmen; Baena-Oliva, Carmen; Gómez-González, Isabel María; Parra Fernández, María del Pilar; Sivianes Castillo, Francisco y Valencia-Barrero, Manuel. 2010. "Innovative Learning And Teaching Methodology in Electronic Technology Area. A case of Study in Computer Science University degrees". IEEE Education Engineering (EDUCON2010).

Jiménez-Fernández, Carlos Jesús; Baena-Oliva, Carmen; Valencia-Barrero, Manuel y Ostúa Arangüena, Enrique. 2006. "Introducción de dispositivos programables en prácticas de laboratorio". Congreso de tecnologías aplicadas a la enseñanza de la Electrónica (TAAE 2006).

Jiménez, C.J., Valencia, M., Baena, C., Parra, P., Acosta, A., Mora, J.M., Tena, E. y Potestad, E. "Diseño de circuitos integrados y seguridad de circuitos criptográficos frente a ataques". III Jornada de Investigación y Postgrado de la Escuela Politécnica Superior. ISBN 978-84-946089-8-8 y con DOI: <http://dx.doi.org/10.17993/IngyTec.2016.16>

J. Juan-Chico, M.J. Bellido, P. Ruiz-de-Clavijo, C. Baena, C.J. Jiménez, and M. Valencia, 2001, "Switching activity evaluation of CMOS digital circuits using logic timing simulation", Electronic Letters, ISSN: 0013-5194, Vol. 37, pp 555-557.

J Juan-Chico, MJ Bellido, P Ruiz-de-Clavijo, C Baena, M Valencia. 2001. "AUTODDM: AUTOMATIC characterization tool for the Delay Degradation Model". International Conference on Electronics, Circuits and Systems, ICECS 2001.

J Juan-Chico, MJ Bellido, P Ruiz-de-Clavijo, C Baena, M Valencia, 2001. "DDM characterization methodology and automation". 11th International Workshop in Power and Timing Modelling, Optimization and Simulation (PATMOS'01). pp. 5.2.1-5.2.10, Yverdon (Suiza).

C. Baena, J. Juan-Chico, M.J. Bellido, P. Ruiz-de-Clavijo, C.J. Jiménez, and Valencia, M. 2001. "Simulation-Driven Switching Activity Evaluation of CMOS Digital Circuits". XVI Design of Circuits and Integrated Systems (DCIS'01). pp. 608 612. Oporto (Portugal).

C.2. Proyectos

TEC2016-80549-R Integración y Validación en Laboratorio de Contramedidas Frente a Ataques Laterales en Circuitos Microelectrónicos. Ministerio de Economía y Competitividad. Acosta Jiménez, Antonio José y Jiménez-Fernández, Carlos Jesús (Universidad de Sevilla). 2016-2019. 86.400 €. Investigador

TEC2013-45523-R. CESAR: CIRCUITOS MICROELECTRONICOS SEGUROS FRENTE A ATAQUES LATERALES. Ministerio de Economía y Competitividad. Acosta-Jimenez, Antonio Jose y Jiménez-Fernández, Carlos Jesús. (Universidad de Sevilla). 2014-2016. 144.474,00 €. Investigador.

TEC2010-16870 CIRCUITOS INTEGRADOS PARA TRANSMISIÓN DE INFORMACIÓN ESPECIALMENTE SEGURA. Ministerio de Ciencia y Tecnología. Jimenez-Fernandez, Carlos Jesus (Universidad de Sevilla). 2011-2013. 106.722 €. Investigador.



UNIÓN EUROPEA
Fondo Europeo de
Desarrollo Regional (FEDER)
Una manera de hacer Europa

FP7-ICT-2009-4. MOBY-DIC MODEL-BASED SYNTHESIS OF DIGITAL ELECTRONIC CIRCUITS FOR EMBEDDED CONTROL. (CEE). Acosta-Jiménez, se Antonio José (Universidad de Sevilla). 2009-2012. 450.000 €. Investigador.

P08-TIC-03674 DISEÑO MICROELECTRÓNICO PARA AUTENTICACIÓN CRIPTO-BIOMÉTRICA. (Junta de Andalucía). Baturone-Castillo, Iluminada (Universidad de Sevilla). 2009-2012. 439.847,36 €. Investigador.

(TEC2007-61802/MIC) HIPER: Técnicas de altas prestaciones para la verificación y diseño de circuitos digitales CMOS VLSI. (MEC). Jorge Juan Chico. Universidad de Sevilla. 2007-2010. 212.960,00 €. Investigador.

TEC2004-00840/MIC. META: Modelado, estimación y técnicas de análisis de alta precisión a nivel lógico del consumo de potencia e intensidad en circuitos y sistemas digitales CMOS VLSI. (MECD). Manuel Jesús Bellido. 13/12/2004 hasta: 12/12/2007. 203.600,00 €. Investigador.

C.3. Contratos, méritos tecnológicos o de transferencia

TSI-020100-2008-258. SEPIC, Sistemas empotrados para infraestructuras críticas. Ministerio de Industria, Turismo y Comercio, Telvent y otros. Drs. Manuel J. Bellido y Juan-Chico, Jorge (Universidad de Sevilla). 2008-2009. 69.000 €.

PTC: Plataforma Tecnológica Común para UTR. Proyecto industrial liderado por TELVENT, Ministerio de Industria, Turismo y Comercio. IPs: Manuel Valencia-Barrero, Ángel Barriga-Barros y Manuel J. Bellido-Díaz. 30.000€

FIT-330100-2006-60 2006-07

FIT-330100-2007-131 2007-08

SincroFDM: Sincronizador en frecuencia para sistemas OFDM de banda ancha en aplicaciones Networking sobre redes residenciales de energía eléctrica. PROFIT/MCYT. Proyecto industrial liderado por SAINCO. IP: Manuel Valencia. 2002-03. 14.500 €.

Desarrollo de un Convertidor de Coordenadas Polares a Cartesianas. Contrato industrial con Empresa Nacional BAZAN. IPs: Santiago Sánchez-Solano, Manuel Valencia-Barrero y Ángel Barriga-Barros, 1992-93. 14.750.000 ptas (88.649,29 €).

C.5. Otros

En el ámbito docente, he impartido Cursos de Extensión Universitaria en la Universidad de Sevilla.

Excelencia docente en 2001 y en 2004.

También he dirigido diversos proyectos fin de Carrera o similares en las titulaciones de Ingeniería Informática.

Soy miembro de la Junta de Centro.

Pertenezco a diversas Comisiones tanto del Departamento de Tecnología Electrónica como de la ETS Ingeniería Informática.

Quinquenios reconocidos: 5.

Coordinación: 20 cursos-asignaturas de grado todas las cuales tenían 3 o más grupos de aula.

He puesto en marcha dos asignaturas de la Ingeniería Informática y otras dos del Grado en Ingeniería de Computadores.

En material docente tengo publicados dos libros, más de una decena de artículos y más de 30 obras, manuales y compendios de material docente de teoría, problemas, prácticas, exámenes...